Contenus

Code du Cours	Nom du Cours	Semestre du Cours	Cours Théoriques	Travaux Dirigés (TD)	Travaux Pratiques (TP)	Crédit du Cours	ECTS
INF 543	Systèmes embarqués avancés	1	3	0	0	3	6

Cours Pré-Requis	
Conditions d'Admission au Cours	

Langue du Cours	
Type de Cours	
Niveau du Cours	Master
Objectif du Cours	
Contenus	
Ressources	

Intitulés des Sujets Théoriques

Semaine	Intitulés des Sujets
1	Discussion générale du contenu du cours, un bref résumé des sujets pour l'ensemble du semestre.
2	architectures de processeur. Architecture de jeu d'instructions (ISA) et micro-ordinateur arcitecture. Définir les composants dans le fonctionnement interne d'un système de processeur.
3	La Mémoire: An Introduction de la technologie des semi-conducteur lié à la mémoire. Classification de la hiérarchie memory.memory. Détection et correction d'erreurs techniques pour mémoire.
4	La mémoire cache. Taxonomie de mémoire cache. Multi-niveau de la conception de la mémoire cache.
5	RISC Architecture: Principes généraux derrière la conception RISC. Perspective historique. Introduction à la pipeline. Contrastant avec RISC architecture CISC.
6	Pipeline Architecture - I
7	Pipeline Architecture - II
8	mi-parcours examen
9	Instruction du parallélisme au niveau (ILP): types de dépendance, les approches de conception ILP, les défis et solutions.
10	Instruction du parallélisme au niveau (ILP): évaluation de la performance
11	Sujets avancés: ordinateurs parallèles
12	Sujets avancés: architecture ARM
13	Sujets avancés: la conception et l'architecture du GPU
14	Sujets avancés: évaluation de la performance des systèmes de microprocesseurs avancés.